演習問題 2:

(1) $\pm 87, \pm 50, \pm 26$ **を、**
8 bit の “2 の補数表示” で表せ。

(2) 上の表示を用いて、次を筆算で計算せよ。

- **9bit 目への繰上がりが発生するものは?**
- **桁溢れが発生しているものは?**

(1) $(+87)+(+26)$　**(2)** $(+87)+(-26)$
(3) $(-87)+(+26)$　**(4)** $(-87)+(-26)$
(5) $(+87)+(+50)$　**(6)** $(+87)+(-50)$
(7) $(-87)+(+50)$　**(8)** $(-87)+(-50)$

(3) 桁溢れの発生を判定するには?

前回の演習問題への注

- 9bit 目への繰上がり $\neq$ 桁溢れ
- 桁溢れせず $\Longleftrightarrow -2^7 \leq$ 計算結果 $\leq 2^7 - 1$ ではあるが、
  - ⋆ 演算結果を読み取ったら常にこの範囲
  - ⋆ 別途計算する訳にはいかない

  $\longrightarrow$ どうやって判定するのか、という問題
- 桁溢れ判定を演算回路として実現するには、どの bit の情報を見れば良いか、まで具体的に考える必要がある

論理回路

- データ (bit 情報) の保持
- 基本的な演算　　　　　を計算機で実現

- **組合せ回路**:
  入力 (の組) によって出力が決まる
  $\longrightarrow$ 演算に用いる

- **順序回路**:
  内部状態を保持し、
  入力と入力前の状態とによって
  出力と出力後の状態とが決まる
  $\longrightarrow$ データ (bit 情報) の保持に用いる

論理回路の基本部品: 論理素子 (論理ゲート)

- NOT: **否定** : $\neg A$
- OR: **論理和** : $A \vee B$
- AND: **論理積** : $A \wedge B$
- XOR: **排他的論理和** :
  $A \oplus B = (A \wedge \neg B) \vee (\neg A \wedge B)$
- NOR: **論理和の否定** :
  $\neg(A \vee B) = \neg A \wedge \neg B$
- NAND: **論理積の否定** :
  $\neg(A \wedge B) = \neg A \vee \neg B$

論理素子の真理値表

NOT		X
A	0	1
	1	0

		B	
OR		0	1
A	0	0	1
	1	1	1

		B	
AND		0	1
A	0	0	0
	1	0	1

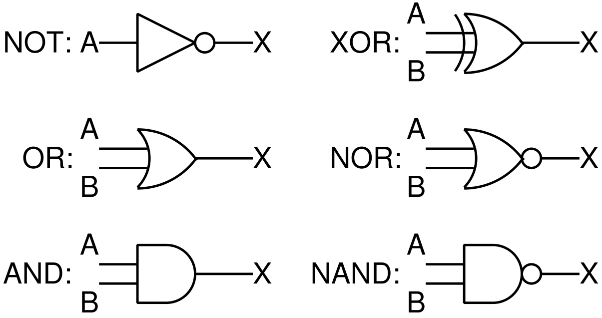
		B	
XOR		0	1
A	0	0	1
	1	1	0

		B	
NOR		0	1
A	0	1	0
	1	0	0

		B	
NAND		0	1
A	0	1	1
	1	1	0

論理素子の MIL 記号

論理素子を回路図で表現するのに用いる記号

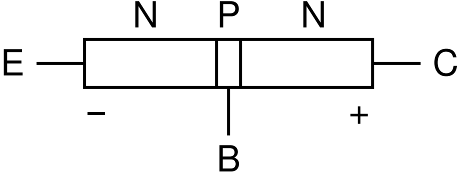


論理素子の物理的な実現

- 電磁石 (リレー)
- 真空管
- 半導体素子 (トランジスタ・IC・LSI)

トランジスタ (NPN 接合型) の仕組み

ベース (B) の電位を制御することで、
エミッタ (E)-コレクタ (C) 間の電流が
大きく変化する



- **情報の増幅**
- **情報の伝達 (スイッチング)**

トランジスタ (NPN 接合型) の仕組み

- **トランジスタ** 1 **つに適切に配線**
  $\longrightarrow$ NOT **ゲート**

- **トランジスタ** 2 **つを並列に接続**
  $\longrightarrow$ OR **ゲート**

- **トランジスタ** 2 **つを直列に接続**
  $\longrightarrow$ AND **ゲート**

論理素子 (論理ゲート)

- NOT: **否定**：$\neg A$
- OR: **論理和**：$A \vee B$
- AND: **論理積**：$A \wedge B$
- XOR: **排他的論理和**：
  $A \oplus B = (A \wedge \neg B) \vee (\neg A \wedge B)$
- NOR: **論理和の否定**：
  $\neg(A \vee B) = \neg A \wedge \neg B$
- NAND: **論理積の否定**：
  $\neg(A \wedge B) = \neg A \vee \neg B$

これらの論理素子を組み合わせて、

基本的な演算を実現しよう。

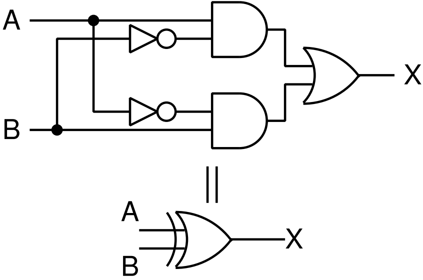
という訳だが、

実はこれらの論理素子の一部のみを用いて
他の論理素子が表せる

論理素子

実はこれらの論理素子の一部のみを用いて他の論理素子が表せる

例: XOR **を** NOT, OR, AND **で表す**



論理素子

どんな論理回路も
これらの論理素子の組合せで表せるか?

⟶ "論理回路・論理素子が表すもの"
の定式化が必要

⟶ "Boole 関数"
(真理値 (の組) を値とする関数)

論理素子

どんな論理回路も
これらの論理素子の組合せで表せるか?

⟶ **“論理回路・論理素子が表すもの”**
の定式化が必要

⟶ **“Boole 関数”**
(真理値 (の組) を値とする関数)

論理素子

どんな論理回路も
これらの論理素子の組合せで表せるか?

$\longrightarrow$ **“論理回路・論理素子が表すもの”**
の定式化が必要

$\longrightarrow$ **“Boole 関数”**
(真理値 (の組) を値とする関数)

組合せ回路

入力 (の組) によって出力が決まる

n **入力** m **出力の回路は Boole 関数**

$$f : X_f \longrightarrow \{0,1\}^m$$

(ここに $X_f \subset \{0,1\}^n$ は許される入力全体)
を定める

組合せ回路：
Boole 関数の論理素子による実現

組合せ回路

NOT, OR, AND **のみで、**
全ての Boole 関数が実現できる

$$
\begin{aligned}
f(A_1, \ldots, A_n) = &(X_{11} \wedge \cdots \wedge X_{1t_1}) \\
&\vee \cdots \\
&\vee (X_{s1} \wedge \cdots \wedge X_{st_s})
\end{aligned}
$$

(各 X_{ij} は A_k または $\neg A_k$)

$\cdots$ **論理和標準形・選言標準形**
(disjunctive normal form, DNF)

組合せ回路

双対的に、次の形でも書ける。

$$
\begin{aligned}
f(A_1, \ldots, A_n) = &(X_{11} \vee \cdots \vee X_{1t_1}) \\
&\wedge \cdots \\
&\wedge (X_{s1} \vee \cdots \vee X_{st_s})
\end{aligned}
$$

(各 X_{ij} は A_k または $\neg A_k$)

$\cdots$ **論理積標準形・連言標準形**
(conjunctive normal form, CNF)

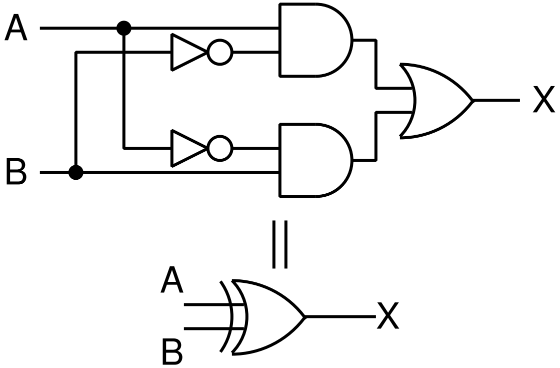
組合せ回路

- NOT, OR, AND **のみで、**
  全ての Boole 関数が実現できる
- NOT **があれば** OR, AND **は片方で良い**
- OR, AND **だけでは**
  全ての Boole 関数は実現できない
- NOR **または** NAND **一種類だけで、**
  全ての Boole 関数が実現できる

以下では、
NOT, OR, AND **を用いた実現を考える**

組合せ回路

例: XOR **を** NOT, OR, AND **で表す**



半加算器 (semi adder, SA)

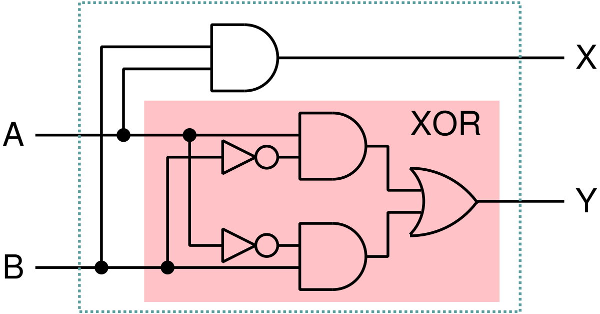
入力: A,B:各桁の値

出力: X: 上への繰上がり, Y: 当桁の値

半加算器 (semi adder, SA)

入力: A,B:各桁の値

出力: X: 上への繰上がり, Y: 当桁の値



1 桁の加算は半加算器で出来るが、

2 桁以上の加算の場合は、

下の桁からの繰上がりにも対応した回路が必要

- 入力: A,B:各桁の値, C:下からの繰上がり
- 出力: X: 上への繰上がり, Y: 当桁の値

$\longrightarrow$ **全加算器** (full adder, FA)

問題:

全加算器 (full adder, FA) を、
NOT, OR, AND **を用いて構成せよ。**

- **入力: A,B:各桁の値, C:下からの繰上がり**
- **出力: X: 上への繰上がり, Y: 当桁の値**