

今までの主なレポート課題の例 (12/16 配布)

問 1. 次の真理値表で定まる Boole 関数  $f = f(A, B, C)$  を、論理和標準形 (選言標準形)・論理積標準形 (選言標準形) で、それぞれ表せ。

$A$	$B$	$C$	$f(A, B, C)$	$A$	$B$	$C$	$f(A, B, C)$
0	0	0	1	1	0	0	0
0	0	1	0	1	0	1	1
0	1	0	1	1	1	0	1
0	1	1	1	1	1	1	0

問 2. NOT, OR, AND を、NAND のみを用いて、論理式および回路図で表せ。

以下の問題に於いては、扱う数値は二進 4 桁の符号付き整数値 (2 の補数表示) とし、論理素子 (論理ゲート) としては NOT, OR, AND を用いて回路を構成せよ。

問 3. 左シフト (桁ずらし) により、 $x \mapsto 2x$  を実現したい。負の数値でも機能するように符号 bit も考慮して回路を構成すると共に、桁溢れの判定もせよ。

- 入力:  $A_1, A_2, A_3, A_4$  : 数値 ( $A_1$  は符号 bit)
- 出力:  $X_1, X_2, X_3, X_4$  : 左シフトの結果 ( $X_1$  は符号 bit)
- $Y$  : overflow flag (桁溢れが発生したら 1、しなければ 0)

問 4. 右シフト (桁ずらし) により、 $x \mapsto \lfloor \frac{x}{2} \rfloor$  ( $\frac{x}{2}$  を超えない最大の整数) を実現したい。負の数値でも機能するように符号 bit も考慮して回路を構成すると共に、右シフトによって失われる最下位 bit (一の位) を補助的に出力せよ。

- 入力:  $A_1, A_2, A_3, A_4$  : 数値 ( $A_1$  は符号 bit)
- 出力:  $X_1, X_2, X_3, X_4$  : 右シフトの結果 ( $X_1$  は符号 bit)
- $Y$  : 補助出力 (元の数値の最下位 bit)

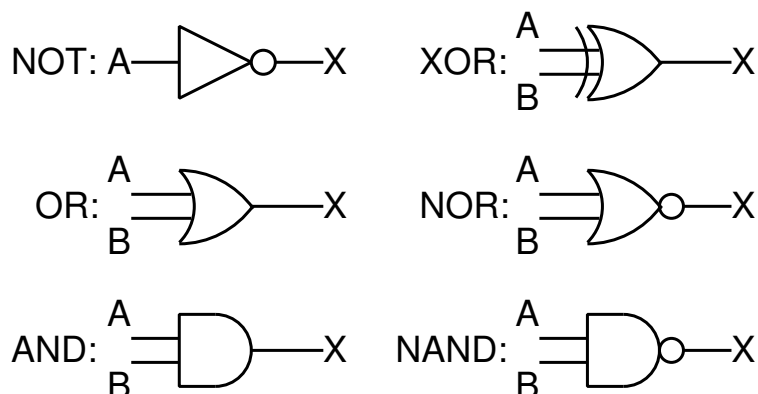
問 5. 全加算器 (full adder) を部品として用いて、数値 2 つの加算を行なう組合せ回路を構成せよ。但し、桁溢れの発生を判定し、桁溢れが生じた場合は overflow flag を立てよ。

- 入力:  $A_1, A_2, A_3, A_4; B_1, B_2, B_3, B_4$  : 数値 ( $A_1, B_1$  は符号 bit)
- 出力:  $X_1, X_2, X_3, X_4$  : 加算の結果 ( $X_1$  は符号 bit)
- $Y$  : overflow flag (桁溢れが発生したら 1、しなければ 0)

問 6. 前問の拡張版として、演算子入力の値により数値 2 つの加算または減算  $A \pm B$  を行なう組合せ回路を構成せよ。但し、桁溢れの発生を判定し、桁溢れが生じた場合は overflow flag を立てよ。

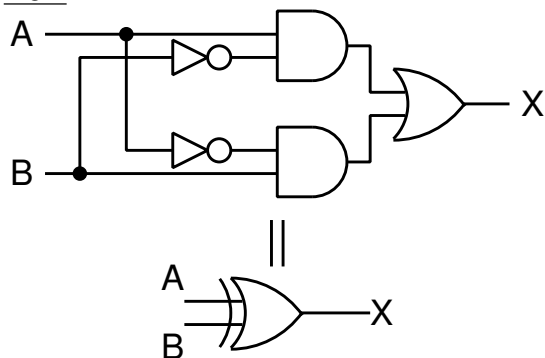
- 入力:  $A_1, A_2, A_3, A_4; B_1, B_2, B_3, B_4$  : 数値 ( $A_1, B_1$  は符号 bit)
- $S$  : 演算子 (0 なら +、1 なら -)
- 出力:  $X_1, X_2, X_3, X_4$  : 加減算の結果 ( $X_1$  は符号 bit)
- $Y$  : overflow flag (桁溢れが発生したら 1、しなければ 0)

問 7. その他、何か興味深い計算を行なう論理回路を構成せよ。

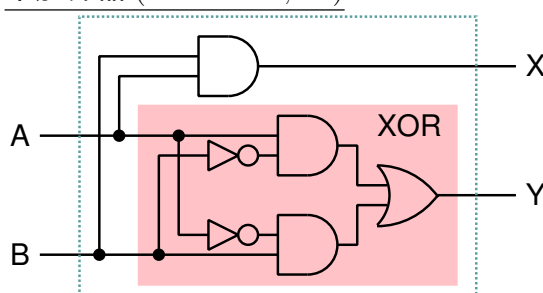


論理素子による組合せ回路・順序回路の構成の例 (12/16 配布)

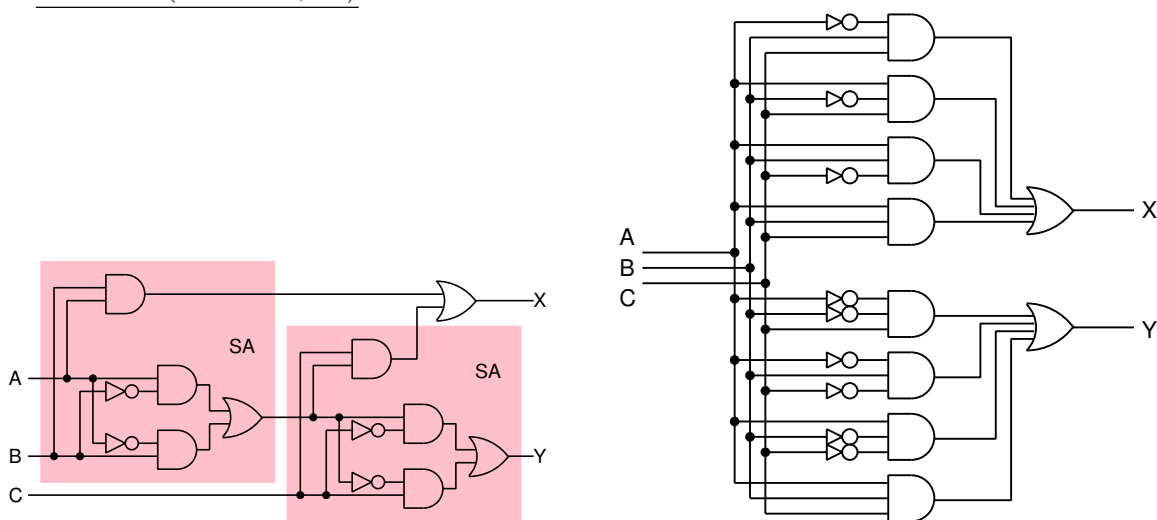
XOR



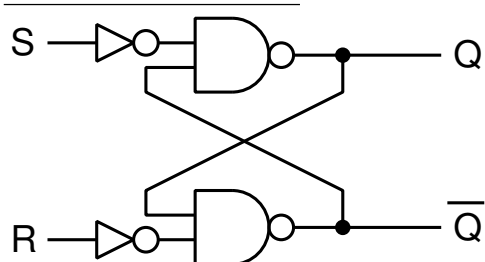
半加算器 (semiadder, SA)



全加算器 (fulladder, FA)



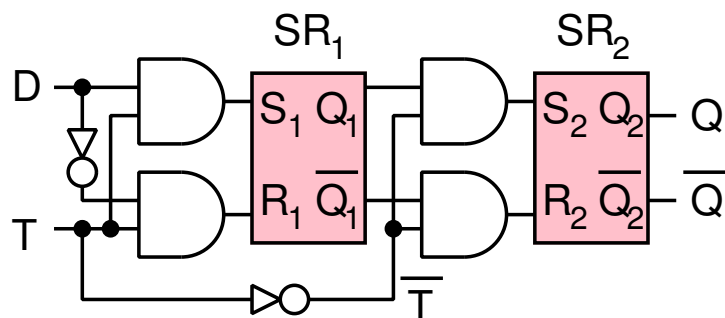
SR-フリップフロップ



$(S, R) = (1, 1)$  は禁止入力  
 $(X_f = \{(0, 0), (0, 1), (1, 0)\})$

S	R	Q
0	0	Q
0	1	0
1	0	1
1	1	x

D-フリップフロップ



T	D	S	R	Q
0	*	0	0	Q
1	*	D	$\bar{D}$	D